



How to PCB - Tipps, Tricks und (ein wenig) Theorie rund um Design von Leiterplatten

BUDELMANN
elektronik

Christoph Budelmann
cb@budelmann-elektronik.com

Christoph Budelmann

Lebenslauf

- Abitur 2005
- 2005-2010: Studium der Elektrotechnik und Informationstechnik an der TU Darmstadt, Spezialisierung Mikro- und Feinwerktechnik
- 2008-2010: Doppeldiplom-Programm an der École Nationale d'Électronique et de ses Applications (ENSEA) in Cergy (Frankreich), Spezialisierung Elektronik und Embedded Systems
- 2010: Unternehmensgründung Budelmann Elektronik GmbH
- Seit 2010: Promotion zum Dr.-Ing. an der Universität Bremen und am Deutschen Forschungszentrum für Künstliche Intelligenz (DFKI) in Bremen (Thema: Intelligente Sensorknoten und optische Energieversorgung)

Budelmann Elektronik GmbH

Unternehmensschwerpunkte

- Entwicklung und Produktion von kundenspezifischer Hard- und Software für unterschiedlichste Branchen vom ersten Prototyp bis zur Serienreife
- Schwerpunkt auf eingebetteten Systemen von einfachen Mikrocontroller-Systemen bis hin zu kompletten Industrie-PCs
- Entwicklung von Software sowohl für Mikrocontroller (Firmware) als auch für PC-basierte Systeme
- Beratung bei der Konzeptionierung von Projekten und der Auswahl geeigneter Komponenten sowie Unterstützung bei der Realisierung von Machbarkeits- und Wirtschaftlichkeitsstudien
- Begleitung bei der Zertifizierung von Systemen (zum Beispiel CE, UL, Medizinproduktegesetz, etc.)

How to PCB

(Mögliche) Agenda

- Grundsätze eines guten (Leiterplatten-) Designs
- Wie viele Lagen? Welche Designrestriktionen?
- Aller Anfang ist schwer: Bauteilanordnung und Leiterplattenabmessungen festlegen
- Wie breit müssen die Leiterbahnen sein?
- Impedanzkontrollierte Leiterbahnen
- Nutzen setzen
- Links und Literatur

Grundsätze guten (Leiterplatten-) Designs

Gutes Aussehen ist (fast) alles

1. **Nähe:** Elemente, die inhaltlich zusammen gehören, auch räumlich nah anordnen
2. **Ausrichtung:** kein Element soll willkürlich angeordnet sein
3. **Wiederholung:** bestimmte Gestaltungselemente innerhalb eines Designs sollen wiederholt werden
4. **Kontrast:** Elemente, die sich nicht gleichen, sollen sich deutlich unterscheiden

Robin Williams, Design & Typographie

→ „Wenn eine Leiterplatte optisch ansprechend aussieht, ist sie (meistens) auch elektrisch gut.“

frei nach meinem Betreuer im Grundpraktikum

Wie viele Lagen? Welche Designrestriktionen?

So einfach wie möglich, so komplex wie nötig

- **1-lagig:** meistens nur sinnvoll bei selbstgeätzten oder gefrästen Platinen, kaum Kostenersparnis bei professionellen Leiterplattenlieferanten
- **2-lagig:** Standard bei den meisten Leiterplattenlieferanten und ausreichend für die Mehrzahl der Schaltungen
- **4-lagig:** etwa doppelt so teuer wie 2-lagige Leiterplatten, sinnvoll bei komplexeren Schaltungen, insbesondere mit Schaltreglern und schnellen Schnittstellen (Ethernet, USB, etc.)
- **Designrestriktionen:** Standard bei professionellen Leiterplattenlieferanten meistens **150µm Strukturen** (minimale Leiterbahnbreite, minimaler Isolationsabstand) und **300µm Bohrungen**

Aller Anfang ist schwer: Bauteilanordnung und Leiterplatten-Abmessungen festlegen

Gute Planung ist alles

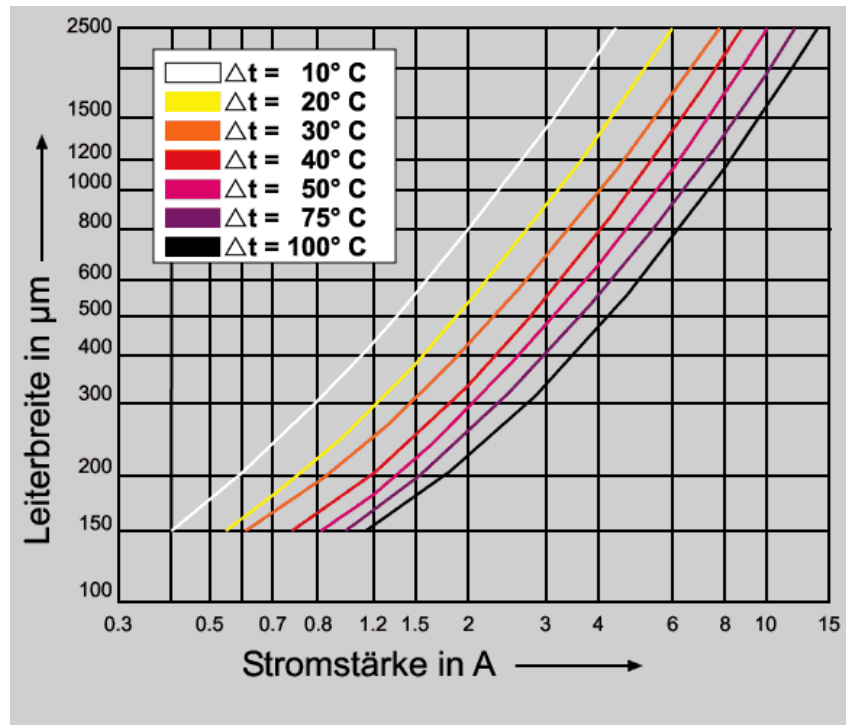
1. Gibt es eine vorgegebene Kontur der Leiterplatte (beispielsweise wegen Gehäuse-Abmessungen oder Kundenanforderungen)?
2. Gibt es vorgegebene Positionen für Bedienelemente (Taster, Displays, LEDs, etc.) oder Steckverbinder?
3. Funktional zusammenhängende Bauteile gruppieren (zum Beispiel Spannungsversorgung, Mikrocontroller mit Quarz, Abblockkondensatoren und Programmierschnittstelle, etc.), so dass möglichst kurze Luftlinien entstehen

Erkenntnisse aus der Erfahrung:

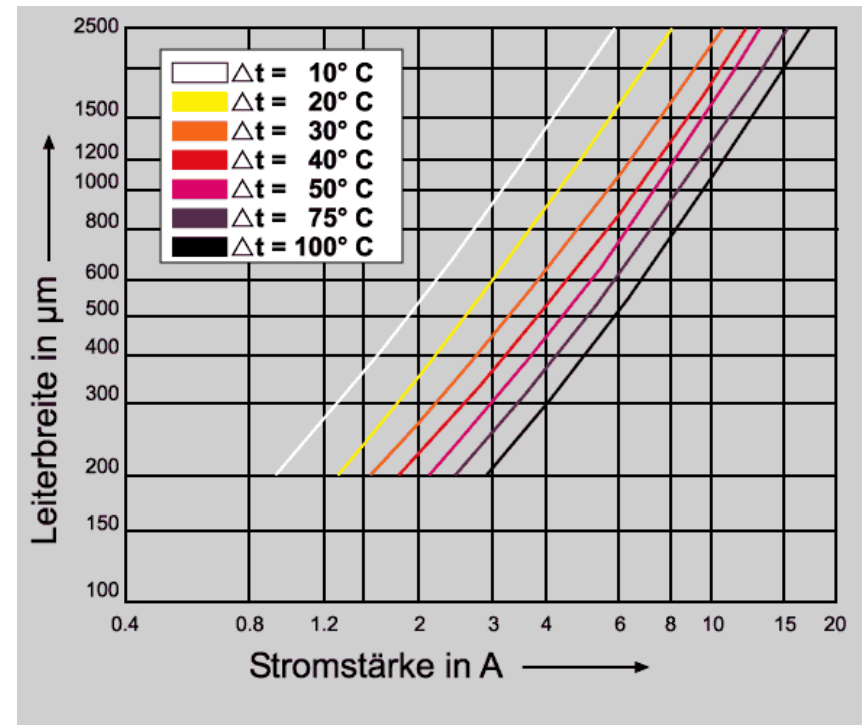
- Wenn alle Bauteile auf einer Leiterplatte Platz finden, bekommt man auch alle (sinnvoll) miteinander verbunden.
- Die drei obigen Schritte dauern oftmals genau so lange wie die restliche Arbeit...

Wie breit müssen die Leiterbahnen sein?

35µm Kupfer



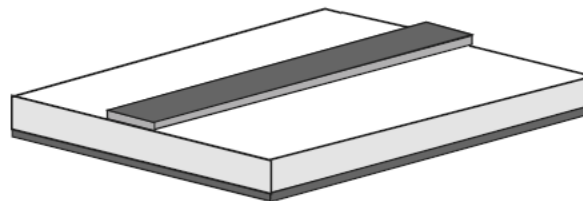
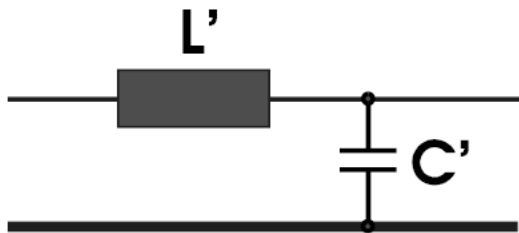
70µm Kupfer



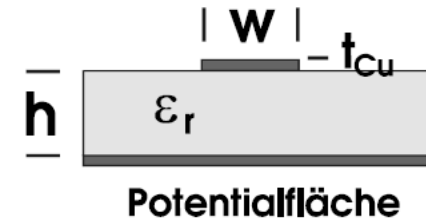
Grafiken: multi-circuit-boards.eu,
Berechnungen auf Basis der **DIN IEC 326**

Impedanzkontrollierte Leiterbahnen

Grundlagen



Potentialfläche



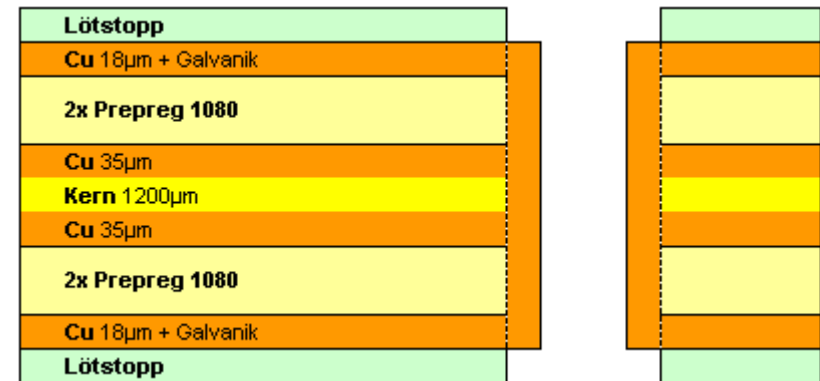
Grafiken: Prof.Dr.Rainer Thüringer, FH Gießen Friedberg

- Jede Leiterbahn hat eine Impedanz $Z = \sqrt{\frac{L'}{C'}}$ (gilt ab einigen MHz)
- L' und C' sind abhängig von der Breite W der Leiterbahn, ihrer Dicke t_{Cu} sowie dem Abstand h zwischen Leiterbahn und Potentialfläche sowie dem dazwischenliegenden Dielektrikum ϵ_r

Impedanzkontrollierte Leiterbahnen

Beispiel: USB

- Differentielle Impedanz von 90Ω ,
Eigenimpedanz von 45Ω
- Vierlagiger Aufbau:
 1. Signale und Bauteile
 2. Masse
 3. Versorgungsspannung
 4. Signale (und Bauteile)
- Prepreg 1080 Dicke: $78\mu\text{m}$



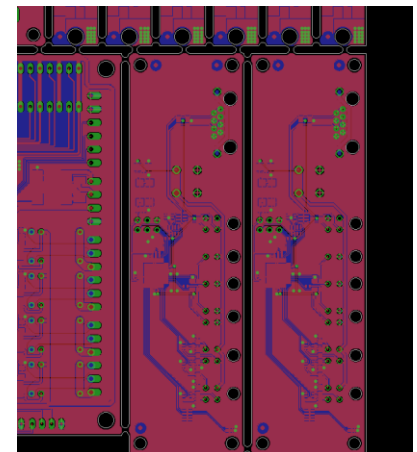
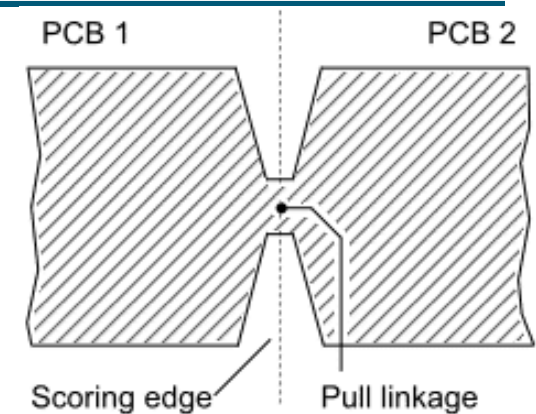
Grafik: multi-circuit-boards.eu

→ Lösung: $200\mu\text{m}$ breite Leiterbahnen, $0,15\text{mm}$ Leiterbahnabstand

Nutzen setzen

Ritzen und Fräsen

- Ritzen:
 - + (fast) kein Platzverlust
 - nur durchgehende, gerade Ritzungen möglich
- Fräsen
 - + (fast) beliebige Kontur
 - Platzverlust durch Fräsabstand (typisch 2mm)



Links und Literatur

Zum Nachlesen und Vertiefen

- Strombelastbarkeit von Leiterbahnen: <https://www.multi-circuit-boards.eu/leiterplatten-design-hilfe/oberflaeche/leiterbahn-strombelastbarkeit.html>
- Strombelastbarkeit von Vias: <http://www.preis-ing.de/index.php/de/extras/alle-berechnungen/berechnung-widerstand-von-vias>
- Saturn PCB Toolkit: http://www.saturnpcb.com/pcb_toolkit.htm
- Online Gerber Viewer: <http://www.gerber-viewer.com/>
- DIN IEC 326, gedruckte Schaltungen, Leiterplatten, Gestaltung und Anwendung von Leiterplatten, Ausgabe März 1985

Vielen Dank für die Aufmerksamkeit!

Frei nach meinem Betreuer im Grundpraktikum:

„Leiterplatten designen ist wie Auto fahren: Man darf zwar Auto fahren, wenn man einen Führerschein gemacht hat, aber richtig gut fährt man (meistens) erst nach ein paar tausend Kilometern...“

